

CLIPPEDIMAGE= JP406291317A
PAT-NO: JP406291317A
DOCUMENT-IDENTIFIER: JP 06291317 A
TITLE: THIN FILM TRANSISTOR
PUBN-DATE: October 18, 1994
INVENTOR-INFORMATION:

NAME

NAGAKARI, YASUTAKA

KARIYA, MANABU

ASSIGNEE-INFORMATION:

NAME

SONY CORP

COUNTRY

N/A

APPL-NO: JP05097166

APPL-DATE: March 30, 1993

INT-CL_(IPC): H01L029/784

ABSTRACT:

PURPOSE: To shorten the heating time required for supplying hydrogen by forming a hydrogen supply film for supplying hydrogen to the channel layer before forming the wiring layer of the source or drain electrode.

CONSTITUTION: A hydrogen supply layer 21 for supplying hydrogen to a channel layer 3 formed on a substrate 2 is formed before a wiring layer 23 of the source or drain electrode is formed. After an layer insulating film 6 as the first layer covering a gate electrode 5 is formed, a plasma silicon nitride film 21 is formed and a hydrogen group is diffused into the channel layer by a heat treatment. At this point, only the layer insulating film 6 exists between the plasma silicon nitride film 21 and the channel layer 3, and thus the film thickness in the diffusion path for the hydrogen group is about half of the conventional one. With this structure, the plasma silicon nitride film 21 containing hydrogen is formed on the channel layer 3 and the gate electrode 5 sandwiching the layer insulating film 6, thereby enabling the shortening of the time required for thermally diffusing hydrogen.

COPYRIGHT: (C)1994, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-291317

(43) 公開日 平成6年(1994)10月18日

(51) Int.Cl.⁵

識別記号

庁内整理番号

F I

技術表示箇所

H 0 1 L 29/784

9056-4M

H 0 1 L 29/ 78

3 1 1 N

審査請求 未請求 請求項の数 5 F D (全 4 頁)

(21) 出願番号 特願平5-97166

(22) 出願日 平成5年(1993)3月30日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 永坂 靖貴

鹿児島県国分市野口北5番地1号ソニー国分株式会社内

(72) 発明者 仮屋 学

鹿児島県国分市野口北5番地1号ソニー国分株式会社内

(74) 代理人 弁理士 田辺 恵基

(54) 【発明の名称】 薄膜トランジスタ

(57) 【要約】

【目的】 本発明は、薄膜トランジスタにおいて、従来に比して短い加熱時間によつて水素供給膜に含まれる水素基をチャネル層に拡散することができるようにする。

【構成】 ソース又はドレイン電極の配線層を形成する前に水素供給膜を形成し、当該水素供給膜よりチャネル層に水素を供給する。これにより水素供給膜とチャネル層の間層によつて吸収される水素を少なくすることができる。この結果、水素をチャネル層に供給するのに要する加熱時間を従来に比して一段と短縮させることができる。

20 薄膜トランジスタ

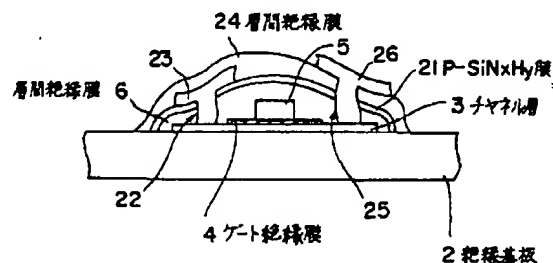


図1 実施例における薄膜トランジスタの構成

H+ supply layer not formed
by this structure

【特許請求の範囲】

【請求項1】 基板上に形成されたチャネル層に水素を供給する水素供給膜がソース又はドレイン電極の配線層を形成する前に形成されることを特徴とする薄膜トランジスタ。

【請求項2】 上記水素供給膜は、プラズマシリコンナイトライド膜によって形成されることを特徴とする請求項1に記載の薄膜トランジスタ。

【請求項3】 上記水素供給膜に対して下層に形成される層間絶縁膜を1層とすることを特徴とする請求項1に記載の薄膜トランジスタ。

【請求項4】 上記基板は絶縁膜によって形成されることを特徴とする請求項1に記載の薄膜トランジスタ。

【請求項5】 上記基板は半導体によって形成されることを特徴とする請求項1に記載の薄膜トランジスタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は薄膜トランジスタに関し、例えば液晶ディスプレイを構成する各画素電極をスイッチング駆動するトランジスタ素子に適用して好適なものである。

【0002】

【従来の技術】 従来、液晶ディスプレイの各画素に対応する画素電極の駆動素子には、図2に示す構造の薄膜トランジスタ1が広く用いられており、次のように形成されている。薄膜トランジスタが形成される絶縁基板2はガラス又は石英ガラスによつてなり、絶縁基板2上の所定領域には500〔Å〕程度の膜厚でなる多結晶Si膜が減圧CVDによつて形成される。この多結晶Si膜は薄膜トランジスタのチャネル層3となる。

【0003】 チャネル層3上にはSiO₂膜からなるゲート絶縁膜4がパターニングされて形成され、このゲート絶縁膜4を挟んでゲート電極5が形成される。この後、チャネル層3、ゲート絶縁膜4及びゲート電極5を覆うようにPSG膜からなる層間絶縁膜6が常圧CVD法により6000〔Å〕程度の膜厚で堆積される。

【0004】 次に層間絶縁膜6の1領域に薄膜トランジスタ1のソースに達するコンタクト孔7が開孔され、このコンタクト孔7にアルミニウム層8がスパッタリング法によつて形成される。アルミニウム層8の上にはさらに一層の層間絶縁膜9が形成され、その後、層間絶縁膜9及び6の1領域に薄膜トランジスタ1のドレインに達するコンタクト孔10が開孔され、このコンタクト孔10に画素電極に接続される透明電極11が形成される。

【0005】 この透明電極11はITO膜によつてなり、スパッタリング法によつて1500〔Å〕程度の膜厚に堆積される。これら各層の形成が終了すると、水素基を含むプラズマシリコンナイトライド膜(P-SiNxHy)12がプラズマCVD法によつて全ての層を覆うように形成される。

【0006】

【発明が解決しようとする課題】 ところでチャネル層3を構成する多結晶シリコン薄膜は、一般にシリコン粒界のダングリングボンドによつて電界効果電子移動度が単結晶シリコン薄膜に比して低い。このためダングリングボンドを除いて電子の移動度を高めるためにプラズマシリコンナイトライド膜12に含有される水素基をチャネル層3に熱拡散させるようになされている。

【0007】 ところがプラズマシリコンナイトライド膜12とチャネル層3及びゲート電極5の間には、2層の層間絶縁膜6及び9や透明電極11が形成されているため水素基がこれらの層を透過してチャネル層3に到達する間にこれらの層に吸収され、十分な量の水素基をチャネル層3に拡散させることができなかつたり、また拡散量を増やすには加熱時間を長くとらなければならなかつた。

【0008】 本発明は以上の点を考慮してなされたもので、従来に比して短い熱処理時間によつてプラズマシリコンナイトライド層に含まれる水素基をチャネル層に拡散することができる薄膜トランジスタを提案しようとするものである。

【0009】

【課題を解決するための手段】 かかる課題を解決するため本発明においては、基板2上に形成されたチャネル層3に水素を供給する水素供給膜21がソース又はドレイン電極の配線層23を形成する前に形成されるようにする。

【0010】

【作用】 ソース又はドレイン電極の配線層23を形成する前に水素供給膜21を形成し、当該水素供給膜21よりチャネル層に水素を供給するようにしたことにより、水素供給膜21とチャネル層3の中間層によつて吸収される水素を少なくすることができる。これにより水素の供給に要する加熱時間を従来に比して一段と短縮させることができる。

【0011】

【実施例】 以下図面について、本発明の一実施例を詳述する。

【0012】 図2との対応部分に同一符号を付して示す図1において、20は全体として薄膜トランジスタを示し、透明電極11を形成した後にプラズマシリコンナイトライド膜12を形成するのに代えて、ゲート電極5を覆う一層目の層間絶縁膜6が形成された後にプラズマシリコンナイトライド(P-SiNxHy)膜21を形成し、熱処理によつて水素基をチャネル層3に拡散させるようになされている。

【0013】 このときプラズマシリコンナイトライド(P-SiNxHy)膜21とチャネル層3との間には層間絶縁膜6しか存在せず、水素基の拡散経路に当たる膜厚は従来に対してほぼ2分の1である。従つて従来に

比して多くの水素基をチャネル層3に到達させることができる。これにより電界効果電子移動度を従来に比して向上することができるようになされている。

【0014】次にプラズマシリコンナイトライド(P-SiNxHy)膜21より薄膜トランジスタ1のソースに達するコンタクト孔22を開孔し、このコンタクト孔22にアルミニウム層23をスパッタリング法によつて形成する。

【0015】その後、アルミニウム層23の上にさらに一層の層間絶縁膜24を形成し、層間絶縁膜24より薄膜トランジスタ1のドレインに達するコンタクト孔25を開孔してコンタクト孔25に画素電極に接続される透明電極26を形成することにより薄膜トランジスタ20を形成することができる。

【0016】この結果、電界効果電子移動度が向上された薄膜トランジスタ20のオン電流の値は50[μA]から100[μA]に増加し、また暗電流(すなわちリーク電流)の値も5[pA]から1[pA]以下に低減できる。

【0017】以上の構成によれば、水素を含有するプラズマシリコンナイトライド膜21を層間絶縁膜6を挟んでチャネル層3及びゲート電極5上に形成したことにより、プラズマシリコンナイトライド膜21からチャネル層3に水素を熱拡散するのに要する時間を従来に比して一段と短縮することができる。またチャネル層3に十分な量の水素基を添加することができることにより電界効果電子移動度も従来に比して一段と向上される。

【0018】なお上述の実施例においては、水素供給膜としてプラズマシリコンナイトライド膜(P-SiNxHy)21を用いる場合について述べたが、本発明はこれに限らず、水素を含有する他の化合物を用いても良い。例えばP-SiCHやプラズマアモルファスSi(a-SiH)などを用いても同様の効果を得ることができる。

【0019】また上述の実施例においては、水素供給膜であるプラズマシリコンナイトライド膜(P-SiNxHy)21をチャネル層3、ゲート電極5及び層間絶縁膜6の全面を覆うように形成する場合について述べたが、本発明はこれに限らず、プラズマシリコンナイトライド膜(P-SiNxHy)21は少なくともチャネル層3及びゲート電極5上領域に形成されていれば良い。

【0020】さらに上述の実施例においては、水素供給膜であるプラズマシリコンナイトライド膜(P-SiNxHy)21を層間絶縁膜6上に形成する場合について述べたが、本発明はこれに限らず、プラズマシリコンナイトライド膜(P-SiNxHy)21はソース又はドレインに接続される信号線の形成前に形成すれば良い。

【0021】さらに上述の実施例においては、水素供給膜であるプラズマシリコンナイトライド膜(P-SiNxHy)21を層間絶縁膜6上に形成する場合について述べたが、本発明はこれに限らず、プラズマシリコンナイトライド膜(P-SiNxHy)21は層間絶縁膜を2層形成した後に形成しても良い。

【0022】さらに上述の実施例においては、ガラス又は石英ガラスによつてなる絶縁基板上に薄膜トランジスタを形成する場合について述べたが、本発明はこれに限らず、半導体基板上に薄膜トランジスタを形成する場合にも適用し得る。

【0023】さらに上述の実施例においては、液晶ディスプレイの画素電極をスイッチング駆動するトランジスタについて述べたが、本発明はこれに限らず、ラインセンサやSRAMを構成するトランジスタ素子に適用しても良い。

【0024】

【発明の効果】上述のように本発明によれば、ソース又はドレイン電極の配線層を形成する前にチャネル層に水素を供給する水素供給膜を形成することにより、水素の供給に要する加熱時間を従来に比して一段と短縮させることができる。

【図面の簡単な説明】

【図1】本発明による薄膜トランジスタの一実施例を示す断面図である。

【図2】従来の薄膜トランジスタの説明に供する断面図である。

【符号の説明】

1、20……薄膜トランジスタ、2……絶縁基板、3……チャネル層、4……ゲート絶縁膜、5……ゲート電極、6、9、24……層間絶縁膜、7、10、22、25……コンタクト孔、8……アルミニウム層、11、26……透明電極、12、21……プラズマシリコンナイトライド膜。

【図1】

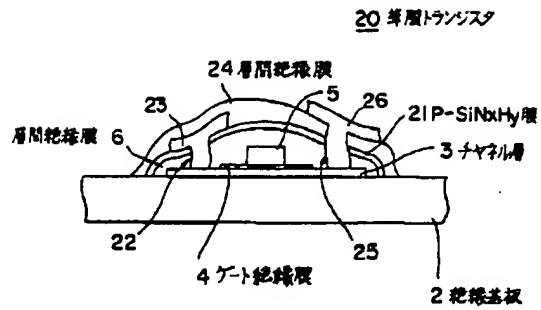


図1 実施例における薄膜トランジスタの構成

【図2】

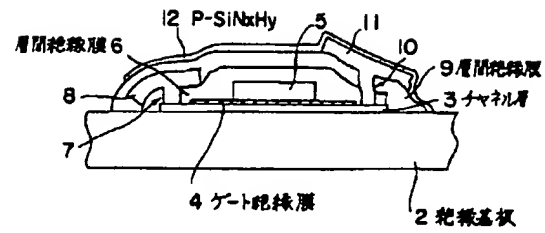


図2 従来の薄膜トランジスタの構成